

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-252420

(43)Date of publication of application : 09.09.1994

(51)Int.Cl.

H01L 29/84

G01L 7/00

G01L 9/12

(21)Application number : 05-336757

(71)Applicant : FORD MOTOR CO

(22)Date of filing : 28.12.1993

(72)Inventor : MASTRANGELO CARLOS H

(30)Priority

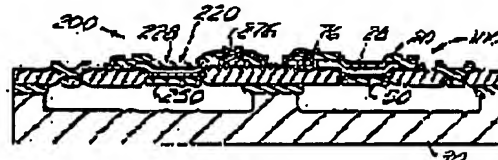
Priority number : 93 13919 Priority date : 05.02.1993 Priority country : US

## (54) CAPACITIVE SURFACE MICROFABRICATION ABSOLUTE PRESSURE SENSOR

## (57)Abstract:

**PURPOSE:** To ratio-measure absolute pressure by providing a pair of sensors causing the change of a capacity value between the first and second conductive sections of a capacitor in accordance with the inflection of a polycrystalline silicon diaphragm corresponding to pressure in a diaphragm cavity and the fluctuation of atmospheric pressure.

**CONSTITUTION:** An absolute pressure sensor 100 measuring gas pressure such as the air pressure of an intake manifold and atmospheric pressure contains two air gap capacitors of two electrodes. A diaphragm electrode 20 which can move is constituted of polycrystalline silicon, and the fixed electrode is formed in a substrate 30. The upper electrode 20 constitutes a diaphragm cavity 28 which is hermetically sealed by fixed pressure. A pressure difference between the diaphragm cavity 28 and the external part of the sensor inflects the upper electrode 20. The matched reference capacitor 200 which has a similar constitution and which is not sealed is formed for measuring a ratio and it has permeable polyimide sealing 276.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

(10)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-252420

(43)公開日 平成 6 年(1994) 9 月 9 日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 29/84	B	9278-4M		
G 0 1 L 7/00	J	7269-2F		
9/12		7269-2F		

審査請求 未請求 請求項の数 8 O L (全 9 頁)

(21)出願番号 特願平5-338757

(22)出願日 平成 5 年(1993)12月28日

(31)優先権主張番号 0 1 3 9 1 9

(32)優先日 1993年 2 月 5 日

(33)優先権主張国 米国 (U S)

(71)出願人 590002987

フォード モーター カンパニー

アメリカ合衆国ミシガン州ディアボーン,

ジ アメリカーン ロード (番地なし)

(72)発明者 カルロス ホラシオ マストラランジェロ

アメリカ合衆国ミシガン州アン アーバ

ー, ウィスパーウッド ドライブ 3025

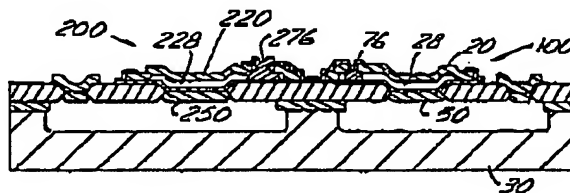
(74)代理人 弁理士 浅村 皓 (外 3 名)

(54)【発明の名称】 容量性表面微細加工絶対圧力センサー

(57)【要約】

【目的】 ダイアフラムキャビティ中の封入圧力と雰囲気圧力との変動にตอบสนองするダイアフラム層の変曲がコンデンサー電極間にそれに対応する容量変化を引き起こすようになった圧力センサーを得る。

【構成】 容量性表面微細加工絶対圧力センサーを製造するための本方法は、半導体基板上へ第 1 電極を形成する工程、犠牲層を堆積する工程、多結晶シリコンダイアフラム層を堆積する工程、第 2 電極を形成する工程、ダイアフラムを貫通してアクセス開口部を形成する工程、アクセス開口部中へエッチャント液を導入して犠牲層を除去しダイアフラムキャビティを定義する工程、ダイアフラムキャビティ中のエッチャントを凍結乾燥させ、アクセス開口部を通して昇華によって除去する工程、アクセス開口部を封止するプラグを形成する工程を含む。この方法に従って作製される絶対圧力センサーもまた開示されている。



(2)

特開平6-262420

## 【特許請求の範囲】

【請求項1】 表面微細加工容量性絶対圧力センサーを製造するための方法であって、次の工程：

a. 半導体基板の表面を、その選ばれたエリアを露出させながらマスクすること、  
b. 基板の前記選ばれたエリアを選択的にドーピングして、容量性センサーの第1の導電性電極区分を定義すること、

c. 少なくとも基板の前記第1の電極区分と前記選ばれたエリアを定義する前記マスクの周辺区分とを覆って、第1の犠牲層を一体として堆積すること、

d. 前記第1の犠牲層を覆って、多結晶シリコンダイアフラム層を一体として堆積すること、

e. 少なくとも基板中の前記第1の電極区分と一般的に同一場所を占めるエリアにおいて、ダイアフラム層を選択的にドーピングしてダイアフラムを導電性化し、それによって容量性センサーの第2の電極区分を形成すること、

f. 前記ダイアフラム層を貫通して前記犠牲層中へアクセス用の開口部を選択的にエッチングすること、

g. 前記アクセス開口部を通して選択的にウエットエッチングを行って、前記第1および第2の電極区分と並置されたエリア中で前記第1の犠牲層を除去して、それによって前記第1の犠牲層の除去された部分と一般的に同一場所を占めるダイアフラムキャビティを定義すること、

h. 前記ダイアフラムキャビティ中のウエットエッチャントを凍結乾燥させること、

i. 前記ウエットエッチャントを前記ダイアフラムキャビティから前記アクセス開口部を通して昇華によって排除し、それによってウエットエッチャントが除去される時に多結晶シリコンが毛管変曲を起こさないようにすること、および

j. 前記第1の電極区分に隣接するダイアフラムキャビティの体積を本質的に減らすことなく、またダイアフラムをコーティングすることなしに、前記アクセス開口部中にそれを封止するためのプラグを選択的に堆積させ、それによって、前記封じ込められたダイアフラムキャビティ中の封入圧力と雰囲気圧力との変動にตอบสนองするダイアフラム層の変曲がそれに対応する容量変化を前記第1と第2の電極間に引き起こすようにすること、を含む方法。

【請求項2】 請求項第1項記載の方法であって、工程eが更に、前記ダイアフラムを覆って第2の多結晶シリコンの一体層を形成する後続の工程を含んでいる方法。

【請求項3】 請求項第1項記載の方法であって、工程cが、第1の犠牲層の厚さが0.1ないし1.0マイクロメートルの厚さになるまで続けられる方法。

【請求項4】 請求項第3項記載の方法であって、工程dが、前記犠牲層を覆って、多結晶シリコンの固体層が

形成されるような温度と圧力の条件下で、シランガスから多結晶シリコンの堆積が行われる方法。

【請求項5】 請求項第1項記載の方法であって、工程jが更に、ダイアフラムの隣接エリアと前記プラグとを覆って、SiNの層を一体として堆積させてダイアフラムキャビティを封止する後続の工程を含んでいる方法。

【請求項6】 請求項第1項記載の方法であって、工程jが以下の先行工程：共通のプロセスによって処理された隣接するセンサー対を指定し、各対のうち基準センサーとなるべき1つを指定すること、および前記基準センサーのアクセス開口部を選択的にマスクして、その中へダイアフラムキャビティを封止するためのプラグを受け入れないようにすること、

を含んでおり、更に次の工程：

(k) 前記基準センサー中のアクセス開口部を覆っているマスクを選択的に除去すること、および

(l) 前記第1の電極のエリア中のダイアフラムキャビティの体積を本質的に減らすことなく、またダイアフラムをコーティングすることなしに、前記基準センサー中のアクセス開口部中へガス浸透性のプラグを選択的に堆積させ、これによって前記基準センサーの容量を絶対圧力センサーと比較して比率測定ができるようにすること、

を含む方法。

【請求項7】 表面微細加工容量性絶対圧力センサーであって：前記容量性センサーの第1の導電性電極区分を定義するようにドーピングされた選ばれたエリアを有する半導体基板、

少なくとも前記基板の前記第1電極区分を覆って、一体として堆積された第1の犠牲層、

前記第1の犠牲層を覆って一体として堆積された多結晶シリコンダイアフラムであって、前記基板中の前記第1電極区分と一般的に同一場所を占めるエリア中に、前記ダイアフラムを導電性にするための選択的ドーピングを施されており、それによって前記容量性センサーの第2電極区分を形成される多結晶シリコンダイアフラム、

前記基板の反対側の面上に前記多結晶シリコンダイアフラムを貫通して選択的にエッチされ、それを通して前記第1の犠牲層を選択的に除去するためのアクセス開口部であって、前記第1の犠牲層が前記ダイアフラムの前記第1電極区分と並置されたエリア中から除去されて、それによってダイアフラムキャビティが定義されるようになったアクセス開口部、

前記第1電極区分に隣接する前記ダイアフラムキャビティの体積を本質的に減らすことなく、またダイアフラムをコーティングすることなしに、前記アクセス開口部中であってそれを封止するためのプラグ、

を含み、

これによって、前記封じ込められたダイアフラムキャビティ中の封入圧力と雰囲気圧力との変動にตอบสนองする前記

(3)

特開平6-252420

3

4

ダイアフラム層の変曲がそれに対応する容量変化を前記第1と第2の電極間に引き起こすようになった、圧力センサー。

【請求項8】 請求項第7項記載のセンサーであって、更に前記基板上に基準センサーとして使用するための隣接する1つのセンサーを含み、前記基準センサーが、前記アクセス開口部中において前記ダイアフラムキャビティを固体材料からは封止するが、それを浸透するガスの移動を封止しないガス浸透性のプラグを含んでおり、それによって前記基準センサーの容量を絶対圧力センサーと比較して、比率測定ができるようになったセンサー。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は微細加工処理技術および半導体デバイス分野に関するものであり、更に詳細には半導体基板上に形成された多結晶シリコンの柔軟なダイアフラムで構成される絶対圧力センサーに関するものである。

【0002】

【従来の技術】 耐久性があり、低価格で高精度の絶対圧力測定用のセンサーを提供するためには、従来技術に従って部品を個別に製造するよりも、センサーの重要な部品を加工するために近代的な半導体処理技術を利用することが望ましい。

【0003】 ギュッケル (Guckel) 等は米国特許第4,744,863号の中で、半導体基板上の犠牲酸化物の柱を覆って形成された柔軟な多結晶シリコンの可撓性ダイアフラムを採用した密封キャビティ半導体圧力変換器の使用について開示している。この犠牲的な柱はその周囲の外側に基板の縁に沿って広がるウェブ状の付加物を複数個含んでいる。ダイアフラム材料を柱上に一体として堆積させた後に、ダイアフラム材料の縁をエッチして除去し、犠牲酸化物を露出させる。この犠牲酸化物を、次に、柔軟なダイアフラムの下からエッチして除去し、ダイアフラムキャビティを定義する。ウェブ付加物からエッチングによって除去されてダイアフラムの周囲に形成された孔は、次に、封じ込められてダイアフラムキャビティが形成される。

【0004】 好適実施例は、柔軟なダイアフラム上に堆積させる部品としてピエゾ抵抗性の導電性部品を使用している。これらの堆積された材料の抵抗値は、柔軟なダイアフラムが変形するにつれて、ダイアフラムキャビティ内に封じ込められた圧力に対して雰囲気圧力が変化することによって生ずる変形量に比例して変化する。第6コラムの47-63行には、容量値がダイアフラムの曲がりに応じて変化するようになった容量性センサーの2枚の電極を備えた構造の使用について言及されているが、容量性センサーの実施例や具体的な内容については述べられていない。

【0005】 従来技術と比べて、本発明はシリコン基板

上に予め堆積された犠牲酸化物の最上部に形成される多結晶シリコンダイアフラムを使用しており、この犠牲酸化物層の厚さは一般的に形成されるべきダイアフラムキャビティの厚さに等しくされている。高度に制御性の高い二酸化シリコン犠牲層をシリコンウエハ上に使用することは、非常に小さい容量値を有し、最小の寄生容量を有するコンデンサーを実現する。このための製造工程では、ダイアフラムのためにパターン化された構造を接着するような工程は必要でない。製造工程は、校正工程なしに非常に低価格のセンサーを製造するように制御可能である。

【0006】

【発明の概要】 本発明の主たる目的は、絶対圧力を比率測定するのに適したセンサー対を提供することである。本センサーは、コンデンサー電極やダイアフラム等の重要な要素を正確に位置決めおよび寸法出しすることを通して、校正および調整が不要となっている。第2の目的は、1つはガス浸透性の、もう1つは非浸透性の、センサー対のための効率的で長時間継続する封止プラグを提供することである。

【0007】 容量性表面微細加工絶対圧力センサーの可撓性多結晶シリコンダイアフラムについて、その加工方法とともに、本発明に従って説明する。本方法は半導体基板表面を、その選ばれたエリアを露出させながらマスクする工程を含んでいる。基板の前記露出エリアは選択的にドーピングされて、容量性センサーの第1導電性を定義する第1の導電性ウエルが定義される。次に、少なくとも基板の第1の導電性区分と前記選ばれたエリアを定義するマスクの周辺区分とを覆って第1の犠牲層が一体として堆積される。次に、第1の犠牲層を覆って多結晶シリコンダイアフラム層が一体として堆積され、前記マスク層との間で封止構造を形成する。多結晶シリコンダイアフラム層が、少なくとも基板中の前記第1の導電性区分と一般的に同一場所のエリア中で選択的にドーピングされ、その多結晶シリコンダイアフラムを導電性とされることによって、容量性センサーの第2の導電性区分が形成される。

【0008】 多結晶シリコンダイアフラムを貫通して犠牲層に達するアクセス用の開口部が選択的にエッチされる。このアクセス開口部中へウエットエッチング液が導入されて、多結晶シリコンダイアフラム下の第1の犠牲層が除去され、それによって前記第1の犠牲層の除去された部分と同一場所を占めるダイアフラムキャビティが定義される。多結晶シリコンダイアフラムキャビティ中のウエットエッチング液は、次に、凍結乾燥させることによってダイアフラムキャビティからアクセス開口部を通して昇華作用で排除され、これによってウエットエッチング液の除去に伴って多結晶シリコンダイアフラムが毛管変曲することが回避される。ダイアフラムキャビティをコーティングすることなく、またキャビティの体積

(4)

特開平6-252420

6

6

を本質的に減少させることなしに、アクセス開口部を密封するためのプラグがアクセス開口部中に選択的に堆積される。以上の工程によって、ダイアフラムキャビティ内に封じ込まれた圧力と雰囲気圧力との間の変動にตอบสนองする多結晶シリコンダイアフラムの変曲がそれに応じた容量値の変化をコンデンサーの第1と第2の導電性区分間に引き起こすようになったデバイスが作製される。

【0009】本発明のこれ以外の目的や、特徴、および利点については以下の図面を参照した詳細な説明から明らかになるであろう。

【0010】

【実施例】本発明は絶対ガス圧を測定するために適した容量性表面微細加工センサーに関する。本構造は、シリコン基板の上方、約0.2マイクロメートルに支持された多結晶シリコンダイアフラムで構成される。本センサーは $10^5$  Pa (14 psi) の圧力範囲を有し、フルスケールスパン0.35 pF、公称値1.5 pFの容量値を有する。各デバイスは、マッチした容量の基準コンデンサーを含み、0.19 mm<sup>2</sup> の面積を占める。

【0011】図1および図2は吸い込みマニホールドの気圧 (MAP) や大気圧 (BAP) 等のガス圧を測定するのに適した絶対圧力センサー100を示す。このセンサーは2電極の空気ギャップコンデンサーを2個含んでいる。移動可能なダイアフラム電極20は多結晶シリコンでできており、固定された電極は基板30中に形成されている。上部電極20は固定された圧力においてハーメチックシールされたダイアフラムキャビティ28を構成している。ダイアフラムキャビティ28とセンサー外部との間の圧力差が上部電極20を変曲させる。この設計は、多くのバルクシリコン微細加工圧力センサーにおいて用いられているような(111)面の伝搬のために必要とされるエリアを使用していない。その結果、エリアは極端に狭いものとなっている。同様な構成の、非密封のマッチした基準コンデンサー200が比準測定のために含まれている。それは浸透性のポリイミド封止276を含んでいる。

【0012】ダイアフラム20のための材料として多結晶シリコンが選ばれたのは、それが最も広く研究された薄膜材料の1つであるからである。基板30とダイアフラム20との間に定義された電極ギャップは縦方向高さが数百ナノメートルの程度であり、それによってデバイス容量は1-2 pF程度に許容される。この容量はチップ外部の回路によって十分検出できる程度に大きい。図2に示されたように、このチップの4個のボンディングパッドa、b、c、およびdは、チップ外部の検出回路へ容易に接続できるようにダイの同じ側に位置している。これらのセンサーは、校正なしで圧力伝達特性に関してそれらの容量公称値の±10%という誤差仕様を満たすように製造できる。これによってセンサーの全コストが大幅に削減できる。

【0013】

【設計例】以下の例は、 $0-10^5$  Pa ( $0-14$  psi) の範囲の空気圧を測定する空気吸い込みマニホールド圧力センサー (MAP) 用として提供されたものである。この設計において、3つの設計変数が存在する。すなわち、ダイアフラム幅w、その厚さt、および電極間隔dである。

【0014】このセンサーはいくつかの設計基準を満たさなければならない：a) センサーの容量は最小値Cminより大きくなければならない；b) 本デバイスは全圧力範囲Prを持ち、超過圧力Povに耐えなければならない；c) ダイアフラムの引き入れ電圧はVpminより大きくなければならない；および、d) プロセス変化に曝された場合の負荷変曲曲線の可変性はしきい値ε0よりも小さくなければならない。更に、デバイス面積およびコストは最小化されなければならない。

【0015】圧力設計問題は同等性および非同等性による束縛の最適化問題として取り扱われる。ダイアフラム残留ストレスを無視すれば、その中心負荷変曲曲線を決定する式は次で与えられる。

【数1】

$$z_m \approx \frac{\alpha w^4 P}{D}, \quad D = \frac{E t^3}{12(1-\nu^2)}$$

電極ギャップは $d = z_m$  (Pr) という基準で設計される。

【数2】

$$d = \frac{\alpha w^4 P_r}{D}$$

このダイアフラムの破壊条件はその幅wに依存しない。その代わり、ダイアフラムはその最大ストレスが破壊ストレスσrに等しく、その変曲がdに等しくなった時に破壊する。電極破壊を阻止するために、次の条件が満たされなければならない。

【数3】

$$\left(\frac{w}{t}\right) \leq \sqrt{\frac{\sigma_f}{\beta P_m}}$$

式(2)、(3)を用い、Pr = Povを用いれば、wが消去され次のようになる。

【数4】

$$d \leq \left( \frac{12 \alpha (1-\nu^2) \sigma_f^2}{\beta^2 P_m E} \right)^{1/3}$$

この式を式(2)と組み合わせて、次を得る。

【数5】

$$\left(\frac{w}{t}\right) \leq \left( \frac{\sigma_f^2}{\beta^2 P_r P_m} \right)^{1/4}$$

センサーの容量は次のようになり、

(5)

特開平6-252420

7

【数6】

$$C = \frac{\epsilon_0 w^2}{d} \geq C_{\min}$$

この式を式(2)と組み合わせて、次の条件を得る。

【数7】

$$w = \sqrt{\frac{\epsilon_0 E t^3}{12 \alpha C_{\min} P_r (1 - \nu^2)}}$$

【0016】この設計において、変曲するダイアフラムは上部電極である。従って、引き入れ電圧はその厚さに依存しない。

【数8】

$$\epsilon_{\text{rel}} \approx \left( 18 \left( \frac{\Delta w}{w} \right)^2 + 9 \left( \frac{\Delta t}{t} \right)^2 + \left( \frac{\Delta d}{d} \right)^2 + \left( \frac{\Delta E}{E} \right)^2 \right)^{1/2} \leq \epsilon_0$$

最新のシリコン処理によれば、多結晶シリコンのヤング率は5%以内に制御される。堆積膜について、 $\Delta t/t$ と $\Delta d/d$ は一定であることに注意されたい。

【数11】

$$\Delta w \approx 1 - 2 \mu\text{m}$$

という幅変化はリソグラフィ工程によって固定、限定される。このように、式(10)は最小幅限界を設定するのと同等である。付加的な制限はダイアフラムの最大厚にある。ほとんどの実用的な目的のためには、 $t \leq 4 \mu\text{m}$ である。更に、電極ギャップ距離の最小値の限界は200nmであると仮定される。この結果、次の条件が得られる。

【数12】

$$w = \sqrt{\frac{C_{\min} d_{\min}}{\epsilon_0}}$$

デバイスと基準コンデンサーとの合計面積は次のようになる。

【数13】

$$A_c \approx (w + 3r + c + p)(2w + 3r + c)$$

ここで、 $r$ はチップの外縁であり、 $p$ はボンディングパッドの幅である

【外1】

$$(\approx 100 \mu\text{m})$$

。すべての条件を満たし、最小のコスト(面積)を与えるデバイスを発見するために、ここで最適化プログラムを使用することができる。図示の目的で、この手順は図3にグラフとして示した。曲線Aは破壊条件によって与えられる。曲線BおよびCは $C_{\min}$ および $V_{p\min}$ 条件によって与えられる。曲線DおよびEは可変性および電極ギャップ条件によって与えられる。最後に、曲線Fは電極厚条件である。実現可能性のある設計領域は図3の斜線を施した領域である。点Pは最小のデバイス面積で、すべての条件を満たす。

【0017】多くの実用的な目的には、最小の幅は $C_{\min}$ 

8

$$V_p \approx \frac{64}{7} \sqrt{\frac{E t^3 d^3}{5(1 - \nu^2) w^4 \epsilon_0}} \geq V_{p\min}$$

ここで、この式を式(2)と組み合わせて、次の新しい条件を得る。

【数9】

$$w = \frac{(5\epsilon_0)^{1/8} (7 V_{p\min} E)^{1/4}}{(64)^{1/4} (1728 \alpha^3 P_r^3)^{1/8}} t^{3/4}$$

式(16)ないし(19)(後出)を用いて、最大変曲の全相対誤差は次のようになる。

【数10】

$n$  条件および引き入れ条件によって決定される。式(7)と(9)を等しいと置いて、次を得る。

【数14】

$$w \propto \sqrt{\frac{C_{\min} V_{p\min}}{P_r}}$$

【0018】このように、ダイアフラム幅は $C_{\min}$ と $V_{p\min}$ の相乗平均に比例する。これから、式(13)は $C_{\min}$ または $V_{p\min}$ のどちらかが増加すれば $w$ が増加しなければならないことを表している。

【0019】最適化された例では、各デバイスは1.5pFの容量を有し、350fFのフルスケールスパンと11Vの引き入れ電圧を有する。各ダイは、それ自身とマッチした基準コンデンサーを含んで、0.19mm<sup>2</sup>の面積を占める。

【0020】

【製造プロセス】図4は微細加工製造手順を示す。基板30は抵抗率10-30Ωcmのp形シリコン(100)ウエハである。最初に、基板はピラニア液(過酸化水素等の酸化剤と硫酸との混合液)中で洗浄され、ウエハ上へ薄い100nmのパッド酸化物31が成長される。次にウエルのリソグラフィが実行され、酸化物が10:1のHF中でエッチされる。ウエハは次に、150keVのエネルギー、 $4 \times 10^{12} \text{ cm}^{-2}$ のドーズのリンをイオン打ち込みされ、その結果、図4Aに示されたデバイス断面が得られる。フォトレジストを除去し、試料はピラニア洗浄される。ウエハは高温アニールを、まず乾燥酸素雰囲気中、1150°Cで、約4時間、次にN<sub>2</sub>雰囲気中で4時間施されて、ウエルのドーパントがドライブインされ、図4Bの構造を得る。ウエル32の接合深さは

【数15】

$$X_j \approx 3 \mu\text{m}$$

である。

【0021】この拡散中に形成される酸化物33が次に

(6)

特開平6-252420

9

10

5 : 1 の BHF エッチャント中で剥離される。ピラニア洗浄後、100nm のパッド酸化物 34 が、乾燥酸素中、1000℃、20 分間で成長される。酸化物の成長に続いて、ウエハ上には化学量論的組成比の LPCVD シリコン窒化物 36 の薄い 100nm の層が成長される。能動領域のリソグラフィが次に実行される。

【0022】次に SF6 プラズマ反応炉中でパッド酸化物のところまで窒化物がエッチされる。次にフィールド打ち込み領域 38 のリソグラフィが実行され、ウエハには図 4C に示すように、100keV のエネルギー、 $10^{15} \text{ cm}^{-2}$  のドーズでホウ素のブランケット打ち込みが施される。試料は次に、ピラニア液中で洗浄され、パッド酸化物 31 が 10 : 1 の HF 中で剥離される。試料に対してウエット酸化が行われて、露出領域中に約 1μm の熱酸化膜が成長される。この層は図 4D に示すように局所的な保護膜 40 を構成する。残りの窒化物が次に 150℃ に加熱された熱 H<sub>2</sub>PO<sub>4</sub> 浴中で剥離される。試料は次に洗浄され、180keV のエネルギーで、砒素の  $5 \times 10^{15} \text{ cm}^{-2}$  の高ドーズ打ち込みが施される。この打ち込みによってコンデンサーの底部電極 50 とコンタクトパッド 51 が形成される。

【0023】ピラニア中での試料の洗浄の後、乾燥酸素中、900℃ で 25 分間の熱酸化によって薄い 20nm の厚さのパッド酸化物が成長される。ウエハは直ちに LPCVD の窒化反応炉へ送られ、低ストレスのシリコン窒化物 56 を付加的に 50nm 成長される。次にウエハ上には電極間隙を形成するために 0.2μm の LTO 層 60 が成長される。層 60 は次に図 4E に示すように、電極アンカーエリアがパターン化され、5 : 1 の BHF 液中でエッチされる。

【0024】次に、試料は完全に洗浄される。多結晶シリコンダイアフラム 20 が 3 段階に成長される。まず 1.5μm の多結晶シリコンが堆積され、次に試料に対して、材料のドーブのために、100keV で、 $10^{15} \text{ cm}^{-2}$  の高ドーズのリンイオン打ち込みが施される。この段階に続いて、試料は洗浄され、残る 1.5μm の多結晶シリコンが堆積される。次にウエハには、打ち込み領域の活性化と多結晶シリコンダイアフラムのストレス緩和のために、1000℃、1 時間の N<sub>2</sub> アニールが施される。次にダイアフラムのリソグラフィが実行される。試料は 10 : 1 の HF 中へ短時間浸けられ、リンスされる。ダイアフラム多結晶シリコン 20 は次に、図 4F に示されたように、3 : 33 : 64 の NH<sub>4</sub>F : H<sub>2</sub>O : HNO<sub>3</sub> 液中で薄い LTO 層 (または窒化物層 56) のところまでウエットエッチで掘り下げられる。

【0025】フォトレジスト除去とピラニア洗浄の後、試料は濃い HF 中へ浸され、0.2μm 厚の犠牲酸化物 60 が除去される。このアンダーカットのエッチング速度は 1 時間当たり約 50-80μm である。試料は次に、DI 水中で 10 分間注意深くリンスされ、20 分間

ピラニア洗浄される。試料は 10 : 1 の HF 水溶液中に 10 分間浸され、そして DI 水中で 20 分間の最後のリンスをされる。ウエハは次に DI 水とシクロヘキサンの混合液を収容するタンクへ移送される。試料はすばやく冷凍機へ送られ、ウエハに結びついている溶質が冷凍される。液が凍結した後、試料は圧力 50mT の真空システムへ移送される。真空排気の後、真空室は 100℃ に加熱されて、水を昇華させ、試料の上に付着している凝結水が排除される。この手順は、新たに形成されたダイアフラムキャビティ 28 の内部から液を除去する間に、多結晶シリコンダイアフラム 20 上の毛管力を最小化する。この段階のデバイスが図 5A に示されている。

【0026】昇華が完了した後、試料は PECVD の SiO<sub>2</sub> 反応炉中へ置かれ、試料上へ 250nm の酸化物 76 が堆積される。この酸化物 76 は、ダイアフラムキャビティ 28 の底部電極 50 のエリアへ進入することなく、エッチング孔 78 を封じ込める。PECVD 酸化物 76 はパターン化され、ダイアフラムの上部から除去される。ピラニア洗浄の後、エッチング孔 78 は図 5B に示されたように、低ストレスのシリコン窒化物 80 の薄い 100nm 厚の皮膜で以て永久的に封止される。

【0027】次に薄い 200nm の LTO 層が試料上に堆積され、それが窒化物除去のためのマスクとして役立つ。LTO は次にパターン化され、5 : 1 の BHF 中でエッチされ、フォトレジストは除去される。試料は次に、熱 H<sub>2</sub>PO<sub>4</sub> 中に浸され、ダイアフラムおよび底部電極コンタクトパッド 51 からシリコン窒化物層 80 が除去される。リンスの後、試料は 5 : 1 の BHF 中へ浸されてマスク LTO が剥離される。この段階の後、試料は洗浄され、5 : 1 の BHF 中に短時間浸される。試料上へ 1μm の AlSi 層 82 がスパッタ堆積される。次に金属のリソグラフィが実行されて、金属がアルミニウムエッチャントでエッチされる。試料は次にアセトン中で洗浄され、400℃、1 時間、化成ガス中で焼結処理される。このようにして、2 個の同一の容量性要素が、図 5C に示すように形成される。

【0028】次に基準コンデンサー 200 のためのアクセス孔のリソグラフィが実行される。SF6 プラズマによって窒化物 80 が除去され、PECVD 酸化物 76 が 5 : 1 の BHF で以て除去される。次にフォトレジストが O<sub>2</sub> プラズマで以て除去され、試料は、図 5D に示されたように凍結乾燥される。

【0029】次にウエハ上をポリイミドの薄い層 276 で覆い、それによってアクセス孔 278 はガス出入りを許容されながら封止される。短時間のベーキングの後、ポリイミドのリソグラフィが実行される。現像液は露出した領域のポリイミドを溶かす。次にポリイミドブラグ 276 を残して、フォトレジストはアセトンで以て除去される。この膜は次に 300℃ で 1 時間焼鈍され、図 5E に示すように完成デバイスが得られる。ポリイミド

(7)

特開平6-252420

11

12

ドブラグ276は大気ガスに対して浸透性があり、基準コンデンサーのダイアフラムキャビティ228の外部との空気の出入りを許容し、それによってコンデンサー電極220、250の位置は一般的に大気圧の変化に依存しないようになる。

【0030】フォトレジストの厚い層が次にウエハ上へ取り付けられる。次に試料は330マイクロメートル（13ミル）の深さにスクライブされ、柔らかい保護レジストがアセトンで以て除去される。試料を20分間リンスした後、試料は個々のパッケージへボンディングできる状態になる。検出コンデンサー100および基準コンデンサー200を示す最終的な構造が図5Fに示されている。

【0031】この絶対圧力センサー／変換器はMOSFETに見られる数多くの特徴的構造を含み、それらの内には局所酸化、チャンネルストップ打ち込み、および基板拡散等が含まれる。CMOS回路を含む全変換器の実現のために必要なものは、数個（10-20）の付加的なプロセス工程だけである。この変換器は完全に集積化可能である。

【0032】以上、好適実施例およびプロセス例について図示し、説明してきたが、そのような実施例およびプロセス例は単なる例でしかないことは理解されよう。本発明の本質から離れることなしに、数多くの修正、変更、および置換が当業者に思いつかれよう。従って、本発明の特許請求の範囲は、本発明の範囲および本質に含まれるそのような変形をすべて包含すると理解されるべきである。

#### 【図面の簡単な説明】

【図1】本発明に従う容量性絶対圧力センサーおよび基準センサーの前面断面図。

【図2】図1に一般的に示された実施例の、2つのセンサーからの電気信号をつなぐためのパッドを含めた、上

部透視図。

【図3】本発明に従うセンサーを最適化するについて考察された設計上の制約条件を示すグラフ。

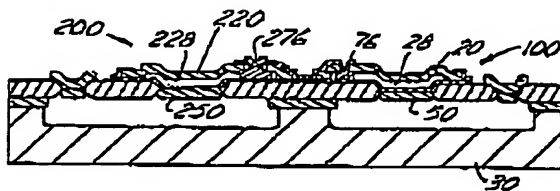
【図4】AないしFはシリコンウエハ上に形成された容量性センサーの各製造段階における断面図。

【図5】AないしFはシリコンウエハ上に形成された容量性センサーの各製造段階における断面図。

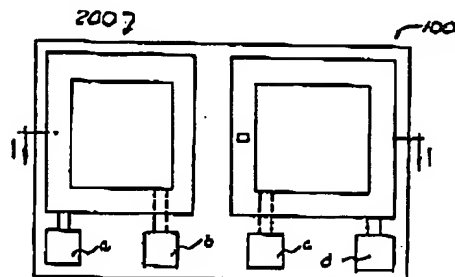
#### 【符号の説明】

20	上部電極
28	ダイアフラムキャビティ
30	下部電極（基板）
31	パッド酸化物
32	ウエル
33	酸化物
34	パッド酸化物
36	シリコン窒化物
38	フィールドイオン打ち込み領域
40	局所保護膜
50	底部電極
51	コンタクトパッド
56	低ストレスシリコン窒化物
60	LT0層
76	酸化物
78	孔
80	低ストレスシリコン窒化物
82	A i S i 層
100	絶対圧力センサー
200	基準センサー
220	コンデンサー電極
228	ダイアフラムキャビティ
250	コンデンサー電極
276	浸透性ポリイミド封止
278	アクセス開口部

【図1】



【図2】

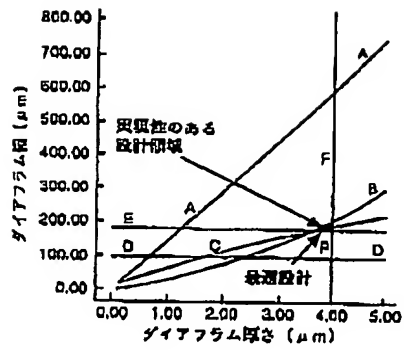




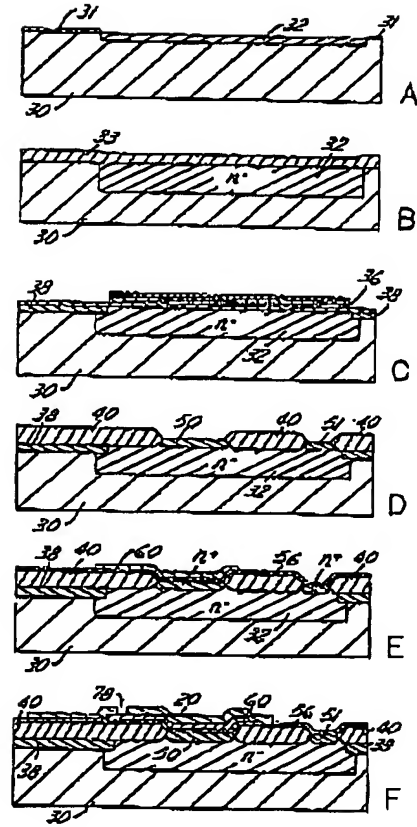
(8)

特開平6-252420

【図3】



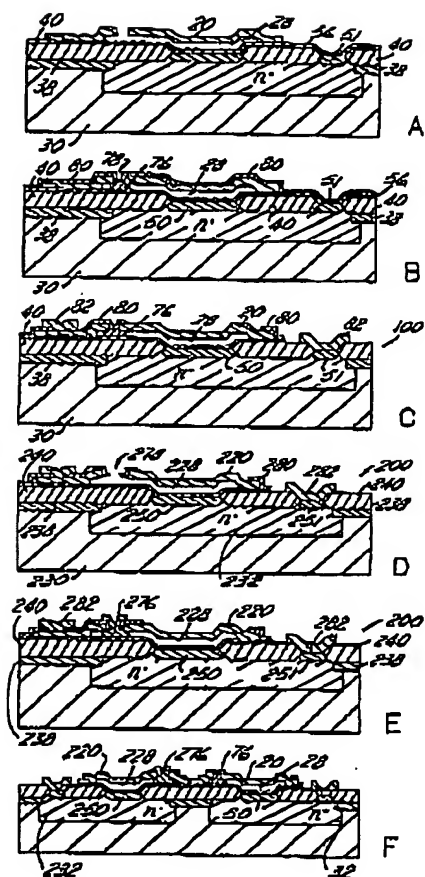
【図4】



(9)

特開平 6-252420

【圖5】



整理番号:NTTH135139 発送番号:276029 発送日:平成17年 8月 2日

## 拒絶理由通知書



特許出願の番号	特願 2001-170853
起案日	平成17年 7月26日
特許庁審査官	森 雅之 8505 2F00
特許出願人代理人	山川 政樹 様
適用条文	第29条第2項

この出願は、次の理由によって拒絶をすべきものである。これについて意見があれば、この通知書の発送の日から60日以内に意見書を提出して下さい。

## 理 由

この出願の請求項1～6に係る全発明は、特許第2757259号公報の第3頁右欄(6欄)第14～22行や、特開平6-252420号公報の段落【0029】に記載された液状材料による開口封止技術を適宜利用するものにすぎないのであって、その出願前にその発明の属する技術の分野における通常の知識を有する者が容易に発明をすることができたものであるから、特許法第29条第2項の規定により特許を受けることができない。

この拒絶理由通知の内容に関するお問い合わせ、または面接のご希望がございましたら下記までご連絡下さい。

特許審査第1部 計測 森雅之 電話03(3581)1101内線3258

-----  
先行技術文献調査結果の記録

- ・工業所有権協力センターが調査した主分野

IPC第7版 G01L、H01L29/84

- ・審査官は技術用語により追加調査した。

この先行技術文献調査結果の記録は、拒絶理由を構成するものではない。